# 24: FELDEFFEKT - TRANSISTOR (MOSFET)

#### INHALTSVERZEICHNIS

1.	Zielsetzung	1
2.	MIS	1
2.1.	Kapazitätsmessungen	1
3.	MOSFET	4
3.1.	Allgemeines, durchgeführte Versuche	4
3.2.	Interpretation der Meßwerte	4

# 1 Zielsetzung

Im Versuch werden eine MIS–Struktur und ein industrieller MOSFET bezüglich ihrer elektrischen Eigenschaften untersucht und der Versuch unternommen, die makroskopischen Ergebnisse aufgrund ihres mikroskopischen Aufbaus zu erklären. Das wirkliche Problem daran ist die ungünstige zeitliche Abstimmung der Festkörperphysikvorlesung mit dem Praktikum.

# 2 MIS

## 2.1 Kapazitätsmessungen

Um Informationen über die Raumladungsrandschicht im MIS zu erhalten, wurde die differentielle Kapazität des Elements in Abhängigkeit von der "Gate"–Spannung (Da es sich nicht um einen Transistor handelt, hat die MIS-Struktur natürlich auch kein Gate, aber um die Nomenklatur konsistent zu halten wird auch hier der Begriff verwendet) und dem Einfluss von Licht (Raumbeleuchtung mit Leuchtstoffröhren) vermessen. Dazu wurde auf  $U_g$  eine sinusförmige Spannung (mit  $U_0 = 100mV$ ) aufmoduliert und mit einem Lock-in-Verstärker wieder vom Rest des Signals getrennt. Zur Schaltung ist zu bemerken, daß sich, wenn die Meßkapazität  $C_m$  viel größer (hier: Faktor 100) ist als die Probenkapazität, die Formel vereinfacht zu:

$$C_p \approx C_m \frac{U_m}{U_0}$$

Die als solche wenig aussagekräftigen Meßwertabellen finden sich im Anhang. Wesentlich interessanter sind die sich daraus ergebenden Kurven (1) bis (5), in denen auch der Offset des Meßkreises von ca 0,125mV bezüglich der am Messkondensator abfallenden Spannung herausgerechnet ist. Die relativ systematische Abweichung der 647Hz-Kurve nach oben könnte darauf zurückzuführen sein, daß erst nach dieser Meßreihe der Filter am Lock-in von 'flat' auf 'bandpass' umgeschaltet wurde, da sich bei der zweiten Meßreihe (ab etwa  $U_G = 4V$ ) ein sehr seltsames Verhalten zeigte: periodische Schwankungen sowohl in Realteil als auch Imaginärteil der Anzeige mit einer Amplitude von bis zu 500mV, die auch nach längerem Abwarten nicht aufhörten. subsectionAuswertung

#### Allgemeines, Oxidschicht, Inversionsschicht, Störstellenkonzentration.

Zum ersten kann man aus den Kurven ablesen, daß es sich bei der Probe um n-dotierten Halbleiter handeln muß, da der "Gate"–Kontakt negativ gepolt sein muß, um im Halbleiter eine Verarmungsschicht zu erzeugen, die die Kapazität verringert, da sie wie ein zweiter in Reihe geschalteter Kondensator (oder eine Vergrößerung des "Plattenabstandes") wirkt.

Da die Kapzität bei  $U_G = 0V$  noch nicht die maximale Kapzität erreicht hat, sondern erst bei  $U_{FB} \approx U_G = 3V$ , müssen die Bänder noch etwas verbogen sein. Dies läßt sich durch besetzte Oberflächenzustände und Ionen im Oxid erklären. Des weiteren kann man aus der gemessenen Kapzität im "flat-band-Zustand", (der sich nicht ernsthaft von der Messung bei  $U_G = 0V$  unterscheidet) die Dicke der isolierenden Oxidschicht errechnen:

$$d_{SiO_2} = \frac{A \cdot \varepsilon_{SiO_2}}{C_{FB}} \approx \frac{10mm^2 \cdot 3, 5 \cdot 10^{13} F/m}{3, 5nF} = 100nm$$

Kennt man diese Größe, so kann man aus der minimal erreichbaren Kapazität  $C_{-8V} = 0, 7nF$ (die hier bei -8V wohl noch nicht ganz erreicht wird, aber der Verlauf der Kurve deutet an, daß das Minimum wohl annähernd erreicht ist), der Rechenvorschrift für in Serie geschaltete Kondensatoren und der mit  $\varepsilon_r = 11,7$  angenommenen Permittivität der n-dotierten, aber verarmten Schicht – der Wert gilt für undotiertes Silizium – die Dicke der Schicht schwacher Inversion berechnen:

$$d_{inv} = \varepsilon_o \varepsilon_r \cdot A\left(\frac{1}{C_{-8}} - \frac{1}{C_{SiO_2}}\right) = 1,18\mu m$$

Damit kennt man nun die Dicke der Inversionsschicht, zusammen mit der Fläche des Metallkontakts ist damit ihr Volumen bekannt. Errechnet man aus den elektrischen Größen die Ladung Q auf der metallenen Seite des Kondensators, so muß diese gleich der Ladung sein, die notwendig ist, um die freien Ladungsträger (hier Elekronen) in der Inversionsschicht mit ihrem Gegenstück zu sättigen. Dabei ist zu beachten, daß C in diesem Fall eine Funktion der anliegenden Spannung ist, d.h.  $\int_0^{-8V} C dU_G \neq -8V \cdot C$ . Schätzt man das Integral aus dem Plot ab (Treppenfunktion), so erhält man:  $Q = 19, 9nC \approx 20nC$ . Geht man von einem freien Ladungsträger pro Störstelle (Dotierung) aus, so errechnet sich die Störstellenkonzentration wie folgt:

$$N_a = \left| \frac{Q}{e \cdot Vol_{inv}} \right| = \left| \frac{Q}{edA} \right| = \frac{20 \cdot 10^{-9C}}{e \cdot 1,18 \cdot 10^{-6}m \cdot 1,0 \cdot 10^{-5}m^2}$$
$$= 1,06 \cdot 10^{22} 1/m^3 = 1 \cdot 10^{16} 1/cm^3$$

Den Beginn der starken Inversion kann man aus den Graphen auf  $U_T \approx -0, 7V$  bestimmen.

#### Abhängigkeit von Frequenz und Beleuchtung.

Zuerst muß festgestellt werden, daß der Bereich, in dem sich nach der Literatur die Kennlinien für 'niederfrequente' (< 100Hz) und 'hochfrequente' Meßspannung deutlich unterschieden bei unbeleuchteter MIS-Struktur nicht erreicht wurden, der Bereich starker Inversion (freie Ladungsträger der Sorte, die der Dotierung entgegengesetzt ist direkt an der Grenze zur  $SiO_2$ – Schicht), bei dem die Verringerung der Kapazität zusammenbricht, ist nur bei vorhandener Beleuchtung und 64,7 Hz zu sehen.

Im unbeleuchteten Fall erkennt man realtiv deutlich den unterschiedlichen Verlauf der  $U_G$  – C – Linie während dem Aufbau der (schwachen) Inversion [-4...-6V]. Dafür werden die gebundenen Ladungen bzw. Dipole im Isolator und in der Grenzschicht zwischen Isolator und Silizium verantwortlich gemacht: Diese können relativ langsamen (< 100Hz) Änderungen des Felde folgen (großes  $\varepsilon$ ), nicht jedoch denen bei 647 und 6400 Hz.

Eine ähnliche Aufspaltung zeigt sich im Bereich von -4V bis -8V und den beiden höheren Frequenzen auch bei Beleuchtung, jedoch wesentlich ausgeprägter. Das läßt darauf schließen, daß durch einfallende Photonen sowohl im Isolator vorübergehend mäßig bewegliche Ladungsträger erzeugt werden, als auch Elektron–Loch–Paare im Silizium.

Vermutlich am Interessantesten ist der Fall der beleuchteten Messung bei 64,7 Hz – hier erreicht die Kurve schon bei ca. 2,6 nF ein Minimum und steigt dann bis zu einem konstanten (?) Wert von ca. 3,1 nF an, was jedoch noch deutlich unter dem flat-band – Zustand liegt. Eine mögliche Interpretation dieses Verhaltens wäre, daß diese zusätzlichen Ladungsträger die Fermienergie hinreichend absenken, daß bereits bei der mäßigen Bandverbiegung bei -6V starke Inversion eintritt. Interessant wäre zu untersuchen, ob dieser Zustand anhält, wenn man in diesem Moment die Beleuchtung abschaltet.

# 3 MOSFET

## 3.1 Allgemeines, durchgeführte Versuche

Im zweiten Teil des Praktikums wurden die Eigenschaften eines typischen industriell gefertigten npn-MOSFETs untersucht. Aufgenommen wurden die typischen Transistorkennlinien: Eingangskennlinien (Konstante Source-Drain-Spannung von 100mV, Abhängig des Drain-Stroms von der Gatespannung bei 77K (Stickstoff-Kühlung) und Raumtemperatur) und Ausgangskennlinien (Abhängigkeit des Drain-Stroms von der Source-Drain-Spannung bei verschiedenen, festgehaltenen Gate-Spannungen); Auf die Messung der Feldeffektbeweglichkeit wurde auf Anweisung des Praktikumsbetreuers verzichtet.

## 3.2 Interpretation der Meßwerte

Die rohen Meßwerttabellen sind auch hier wieder beigelegt, aber im weiteren wird nur auf die graphische Darstellung eingegangen.

### Eingangskennlinien (6) und (7).

Diese zeigen klar, daß die Einsetzspannung  $U_T$  zwar mit steigender Temperatur sinkt, was wohl an thermisch erzeugten freien Ladungen liegt, bei höherer Temeratur tritt aber wesentlich schneller eine Sättigung des Stroms ein. Das könnte unter Umständen am ohmschen Widerstand liegen, oder aber an vermehrter Streuung der Elektronen an Schwingungen im Kristallgitter. Die abgelesenen Einsatzspannungen sind in etwa:

$$U_T^{77K} \approx 2, 1V, \qquad U_T^{300K} \approx 1, 5V;$$

Da in einem gewissen Bereich (300K: 1,6 - 2,5V, 77K: 2,1 - 4V) der Strom nahezu linear mit  $U_G - U_T$  ansteigt, obwohl die Drainspannung nicht verändert wird und kein Grund besteht, daß sich die Beweglichkeit der Elektronen ändern sollte, kann für die Ladungsträgerdichte von einer Gesetzmäßigkeit

$$n_s \sim U_G - U_T$$

ausgegangen werden. Verwendet man die in der Anleitung angegebene Formel für die effektive Beweglichkeit

$$\mu_{eff} = \frac{\frac{L}{W} \frac{I_{SD}}{U_D}}{\frac{C_{ox}}{LW} (U_G - U_T)} = \frac{\frac{L}{W} \frac{I_{SD}}{U_D}}{\frac{\varepsilon_{ox}}{d} (U_G - U_T)},$$

die gegebenen Werte:

Kanalweite	$W = 100 \mu m$
Kanallänge	L = 100 nm
Oxiddicke	d = 15nm
Permittivität	$\varepsilon_{ox} = 3, 5 \cdot 10^{-11} F/m$

und die gemessenen Werte, so ergeben sich die Kurven (8), mit einer maximalen effektiven Beweglichkeit von

$$77K: \mu_{eff} = 0,27m^2/Vs,$$
  $300K: \mu_{eff} = 0,08m^2/Vs.$ 

Aus diesen läßt sich mit

$$\tau = \mu \frac{m*}{e} = 0, 2\mu \frac{m_e}{e}$$

die maximale Streuzeit errechnen:

77K: 
$$\tau = 2, 5 \cdot 10^{-13} s$$
, 300K:  $\tau = 9, 1 \cdot 10^{-14} s$ ;

### Ausgangskennlinien (9) - (11).

Zuletzt wurden noch Ausgangskennlinien des Transistors aufgenommen. Dabei ist anzumerken, daß bei der ersten Messung ( $U_G = 2, 0V$ ) der Transistor zerstört wurde, obwohl er bis auf  $U_{SD} > U_G$  innerhalb der Spezifikationen betrieben wurde. Bei einer Drainspannung von ca. 4, 2V stieg der Strom stark an und ging bei Rücknahme der Spannung auch nicht mehr auf die ursprünglichen Werte zurück. Die übrigen Kennlinien wurden also mit einem anderen, baugleichen Transistor durchgeführt.

Plot (9) zeigt alle Kennlinien im Uberblick, (10) zeigt die 1,5V - Linie im Vergleich zur nächsthöheren, (11) sie alleine. Bei allen Linien zeigt sich sehr schön ein Proportionalbereich, in dem der Strom mit der Spannung nahezu linear ansteigt. Die Sättingung ist in allen Linien (bis auf  $U_G = 4V$ , die Messung wurde bei  $I_D = 150mA$  abgebrochen, um nicht noch einen Transistor zu zerstören) zu sehen, für die zwei niedrigsten Gatespannungen in den Vergrößerungen. Die Sättigungsspannung ist in etwa gleich  $U_G - U_T$  für Gatespannungen die deutlich über  $U_T$  liegen. Die Erklärung für die Sättigung ist der Pinch-Off-Effekt:

Solange  $U_D < U_G$  ist, besteht ein relativ großes E-Feld zwischen Gate und dem Si und ein kleineres E-Feld zwischen Drain und Source. Wenn  $U_D > U_{DSAT} \approx U_G$  ist, sind beide Felder ungefähr gleich stark. Da die Drainspannung aber die Gate-Feldlinien in Richtung Source ablenkt, und die Gatespannung die Drainfeldlinien in Richtung Bulk ablenkt, ist in der Nähe des Drainanschlusses kein Feld mehr bzw. nur noch ein sehr schwaches. Dadurch kann  $I_{SD}$  nicht mehr weiter ansteigen.